

BUS ACCESS CONTROL SYSTEM

Publication number: JP2094846 (A)

Publication date: 1990-04-05

Inventor(s): KUDO NORIMASA

Applicant(s): TOKYO SHIBAURA ELECTRIC CO

Classification:

- international: **H04L 12/40; H04L 12/40;** (IPC1-7): H04L12/40

- European:

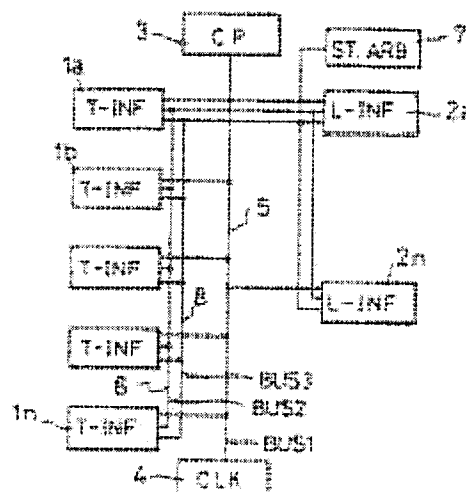
Application number: JP19880245914 19880930

Priority number(s): JP19880245914 19880930

Abstract of JP 2094846 (A)

PURPOSE: To prevent data overflow in a buffer in advance by collecting the information relating to the transmission of a data packet from a terminal equipment statistically, predicting the transmission of the data packet from each terminal interface module (T-INF) statistically and applying suppression control to the transmission of the data packet from each T-INF in response to the resident data quantity.

CONSTITUTION: A statistic bus control module ST.ARB 7 and plural T-INF1a-1n and L-INF2a-2m are interconnected via a statistic bus controlling bus (BUS3)8. The ST.ARB 7 collects the data quantity of a data packet sent from the T-INF1a-1n and L-INF2a-2m and its data occurrence time statistically and predicts the data quantity and the occurrence time of the data packet expected to be generated afterward from the T-INF1a-1n statistically. Then a data packet sent to each of the T-INF1a-1n is subjected to suppression control according to the predicted value and the data quantity stored in the buffer of the L-INF2a-2m.



Data supplied from the **esp@cenet** database — Worldwide

⑫ 公開特許公報(A) 平2-94846

⑤Int.Cl.⁵

識別記号

庁内整理番号

⑬公開 平成2年(1990)4月5日

H 04 L 12/40

7928-5K

H 04 L 11/00

3 2 0

審査請求 未請求 請求項の数 1 (全6頁)

⑭発明の名称 バスアクセス制御方式

⑰特 願 昭63-245914

⑱出 願 昭63(1988)9月30日

⑲発 明 者 工 藤 憲 昌 東京都日野市旭が丘3丁目1番地の1 株式会社東芝日野工場内

⑳出 願 人 株 式 会 社 東 芝 神奈川県川崎市幸区堀川町72番地

㉑代 理 人 弁 理 士 鈴 江 武 彦 外2名

明 細 書

1. 発明の名称

バスアクセス制御方式

2. 特許請求の範囲

端末からの情報を所定の大きさに分割して伝送するマルチメディア通信装置における内部バスをアクセス制御するに際し、

複数の端末からの通信データ量およびその通信データの発生時刻に関する統計的な情報に基づいてローカル端末から送出される通信データの発生時刻とそのデータ量を予測する手段と、この予測値に基づき、多重化モジュール内のデータバッファ量に応じて各端末における通信データの送出を抑制する手段とを具備したことを特徴とするバスアクセス制御方式。

3. 発明の詳細な説明

〔発明の目的〕

(産業上の利用分野)

本発明は複数の端末間でのデータ通信を制御するマルチメディア通信装置における内部バスの

アクセス制御方式に関する。

(従来の技術)

複数の端末間でのデータ通信を制御するマルチメディア通信装置は、例えば第2図に示すように各種端末(DTEや交換機等)が接続される複数の端末インターフェース・モジュール(T- I N F) 1a, 1b, ~ 1nや、高速回線インターフェース・モジュール(L- I N F) 2a, ~ 2n, 制御プロセッサ・モジュール(CP) 3, およびタイミング発生モジュール(CLK) 4をデータ転送バス(BUS 1) 5 および伝送用クロックバス(BUS 2) 6 を介して相互に接続して構成される。

しかして上記T- I N F 1kは、そこに接続された端末からの通信回線接続要求信号を受け、その接続先情報や通信データの単位時間当りの流量を前記制御プロセッサ・モジュール(CP) 3 に通知する。この通知を受けて制御プロセッサ・モジュール(CP) 3 は、その時点での前記L- I N F 2a, ~ 2nに接続された高速回線上での通信

データ流量等を考慮し、上記端末が接続要求している接続ノードに対して接続要求を発するか否かを決定する。

ここで接続要求を発する場合には、CP3は予め設けられている制御信号用論理コネクションを用いて接続先のノードに対して呼接続要求を発する。そしてその接続先ノードから肯定応答(ACK)があった場合、前記T-INF1kを介して前述した接続要求を発した端末に対して接続完了信号を返す。その後、T-INF1kは端末から送られてくる信号中から有意情報を検出し、その有意情報量が予め定められた一定値を越えた場合、或いは有意情報の検出後、所定時間が経過したとき、その有意情報をパケット化して前記L-INF2に向けて送信する。このT-INF1kからL-INF2へのデータ・パケットの送出は前記データ転送バス(BUS1)5を介して行われる。

ところでこのデータ転送バス(BUS1)5に対するアクセス制御は、所謂CSMA-CD等の

(CP)3の制御の下で呼接続を行なった後の端末間でのデータ流量に関しては、何等制御していないのが実状である。またデータ流量に関する制御を行なう場合であっても、専らその平均値に基づく制御を行なっているに過ぎない。この為、複数のT-INF1a, 1b, ~1nを集線するL-INF2a, ~2nの内部バッファがT-INF1a, 1b, ~1nからのデータパケットの集中によってオーバーフローしたり、或いはバッファ内における滞留パケット数の増加に起因して、端末・端末間(エンド・エンド間)での遅延量が増大すると云う不具合が生じた。

(発明が解決しようとする課題)

このように上述した従来装置にあっては、呼接続がなされた後の端末インターフェース・モジュール(T-INF)からの単位時間当りのデータ流量に関しては、無制御であったり、或いはその平均値に基づく制御を行なっているだけなので、例えば複数のT-INFからのデータパケットの送出に時間相関性(バースト性や周期性等)があ

コンテンツン方式により行われる。この為、T-INF1kがL-INF2に対してデータ・パケットを送出するには、T-INF1a, 1b, ~1n間での競合制御に勝つ必要がある。尚、競合制御に負けた場合には、一般的にはそのデータ・パケットについて所定回数だけ送出試行が行われる。

しかして上記データ転送バス(BUS1)5を介してT-INF1kからL-INF2に送出されたデータパケットはL-INF2内のバッファに蓄積される。そして上記バッファに対する制御方式によっては多少異なるが、一般的には上記バッファに既に蓄積されている先のパケットデータの送出が終了した時点で、その接続先のノードに送出され、このノードからその接続端末に送出されることになる。

尚、逆向きのデータ伝送についても、基本的には同様に行われる。

ところがこのように構成されたマルチメディア通信装置を用いてデータ通信を行なうに際し、従来装置にあっては制御プロセッサ・モジュール

のような場合、高速回線インターフェース・モジュール(L-INF)の内部バッファに多くのデータパケットが蓄積され、オーバーフローの問題を生じたり、伝送遅延の問題が生じる等の不具合があった。更には或るT-INFからのデータパケットが原因となり、当該L-INFを方路としているT-INFの全体に悪影響が及ぶことがある。これを回避するべく、個々のT-INFにてデータパケットの送出制御を行なおうとすると、それぞれのデータパケット単位で回線送出の制御を行なうことが必要となり、その制御手順が非常に複雑化すると云う問題があった。

本発明はこのような事情を考慮してなされたもので、その目的とするところは、簡易な制御の下で端末インターフェース・モジュールからのデータパケットの送出を制御し、高速回線インターフェース・モジュールの内部バッファでのデータパケットのオーバーフローや、伝送遅延の問題等を効果的に解消することのできるマルチメディア通信装置におけるバスアクセス制御方式を提供する

ことにある。

〔発明の構成〕

(問題点を解決するための手段)

本発明に係るバスアクセス制御方式は、端末からの情報を所定の大きさに分割して伝送するマルチメディア通信装置において、

①複数の端末からの通信データ量およびその通信データの発生時刻に関する統計的な情報に基づいてローカル端末(端末インターフェース・モジュール)から送り出される通信データの発生時刻とそのデータ量を予測し、

②この予測値に基づき、多重化モジュール(高速回線インターフェース・モジュール)内のデータバッファ量に応じて各端末における通信データ送出を抑制制御するようにしたことを特徴とするものである。

(作用)

本発明によれば、ローカル/リモート側の端末(端末インターフェース・モジュール等)から送出される通信データ量およびその通信データの

L-1NF2a, ~2mとの間を統計的バス制御用情報バス(BUS3)8を介して相互に接続した点にある。

このST, ARB7は統計的バス制御用情報バス(BUS3)8を介して前述した各T-1NF1a, 1b, ~1nおよびL-1NF2a, ~2mから送出されたデータパケットのデータ量とそのデータ発生時刻を統計的に収集し、これらの収集情報に従って各T-1NF1a, 1b, ~1nから今後発生するであろうデータパケットの発生時刻とそのデータ量とを統計的に予測する。そしてこの予測値と、前記L-1NF2a, ~2mのバッファに蓄えられているデータ量とに従い、前記統計的バス制御用情報バス(BUS3)8を介して前記T-1NF1a, 1b, ~1nのそれぞれに対して各T-1NF1a, 1b, ~1nから送出されるデータパケットを抑制制御するものである。

しかしてこのようなST, ARB7の制御を受けてデータパケットの送出が抑制される端末インターフェース・モジュール(T-1NF)1(1a,

発生時刻に関する統計的な情報に基づいて、ローカル端末から送り出されるであろう通信データの発生時刻とそのデータ量を予測し、この予測値と高速回線インターフェース・モジュール内のデータバッファ量とに応じて、上記各ローカル端末からの通信データ送出を抑制制御するので、高速回線インターフェース・モジュールにおけるバッファでのオーバーフローを未然に防ぎ、またバッファ内での滞留データの増加を防いで伝送遅延のものを効果的に解消することが可能となる。

(実施例)

以下、図面を参照して本発明の一実施例に係るバスアクセス制御方式につき説明する。

第1図は実施例方式を適用して構成されるマルチメディア通信装置の概略構成図で、第4図に示す従来装置と同一部分には同一符号を付して示してある。この装置が特徴とするところは、従来装置が持つ機能に加えて統計的バス制御モジュール(ST, ARB)7が設けられ、このST, ARB7と複数のT-1NF1a, 1b, ~1nおよび

1b, ~1n)は、例えば第2図に示すように構成される。

このT-1NF1について説明すると、端末から入力されるアナログ音声信号は、アナログI/F11を介してインピーダンス終端されて取込まれ、A/D変換器12を介してデジタル化されてバッファメモリ13に蓄積される。この際、上記デジタル化音声信号は有音/無音検出部14に与えられ、有音/無音検出されている。そして有音(発話状態)であると検出された場合には、上記バッファメモリ13に一時記憶されたデジタル音声信号はヘッダ付加部15に送られ、マルチメディア通信網で規定されている所定のヘッダが付加された後、バスI/F16を介して前記データ転送バス5に送出される。

またデータ受信時には前記データ転送バス5を介して送られてくるデータパケットをバスI/F17を介して受信し、バッファメモリ18に一時記憶する。この際、ヘッダチェック部19は上記受信データパケットのヘッダを監視しており、そのヘッ

ダに誤りがある場合には、受信データパケットのバッファメモリ18への書込みを禁止している。このようにしてバッファメモリ18に格納された受信データがD/A変換器20を介してアナログ信号に復元され、アナログI/F21を介して端末に出力される。

尚、バスI/F23は前記タイミング発生モジュール(CLK)4から伝送用クロックバス6を介して与えられるクロック信号をタイミング発生部24に与えるものである。このタイミング発生部24にて前述したA/D変換器12およびD/A変換器21の動作タイミング等がそれぞれ規定される。

ここで状態遷移情報記憶・学習部25はバスI/F26から前記統計的バス制御用情報バス8を介して前述した統計的バス制御モジュール(ST, ARB)7に接続されるもので、データパケットの送出に関する情報を収集し、且つデータパケットの送出を抑制制御するものである。即ち、この状態遷移情報記憶・学習部25は上記ST, ARB7との間で制御情報等を送受信すると共に、前記

有音/無音検出部14およびヘッダチェック部19における検出結果に従い、データパケットの送信に関するデータを収集している。そしてST, ARB7から与えられる制御指示に従い、前記バッファメモリ13に一時記憶されたディジタル音声信号の送出を制御するものとなっている。

第3図はこの状態遷移情報記憶・学習部25における動作の状態遷移を示している。この状態遷移によってT-INF1がデータ転送バス5にデータパケットを送出する確率が与えられる。この動作状態S1は、次の4つの状態からなり、例えばマルコフチェーンに従って遷移する。

S0 ; 発話前のポーズ状態

S1 ; 発話状態

S2 ; 発話後のポーズ状態

S3 ; 相手側の発話状態

しかしてその遷移確率 P_{ij} は、例えばオフライン状態での測定値を初期値とし、動作中に学習することでその精度が高められる。この場合、T-INF1がコンテンション5にデータパケット

を送出する確率は、

$$P([S_0 \rightarrow S_1] | S_0) + P([S_1 \rightarrow S_1] | S_1) \\ + P([S_2 \rightarrow S_1] | S_2)$$

として与えられる。但し、 $P(x|y)$ は条件付確率を示している。

状態遷移情報記憶・学習部25は、リモート側およびローカル側のデータパケットの送出情報に基づき、上述した式に従ってデータパケットを送出する確率およびそのデータ量を算出し、その算出情報をバスI/F26の内部レジスタに所定の周期毎に順次書込んでいる。このようにしてバスI/F26の内部レジスタに格納された情報が前記ST, ARB7により前記バス8を介して収集され、後述するようにその統計的予測処理に用いられる。そして状態遷移情報記憶・学習部25は前記ST, ARB7からデータパケット送出の抑制指示を受けたとき、例えば前記有音/無音検出部14における検出閾値を高く設定する等して有音検出の頻度を少なくし、その送出データ量の削減を図るものとなっている。

ここで前記ST, ARB7は、各T-INF1のバスI/F26に格納された情報を所定の周期で収集し、各T-INF1がデータ転送バス5に対してデータパケットを送出する確率、および前記L-INF2のバッファ内に蓄積されているデータ残量を監視している。そしてその監視結果に従い、次のようにして各T-INF1に対するデータ転送バス5へのデータパケットの送出タイミングを制御するものとなっている。

具体的には、高速回線が基本単位データ量を複数回に亘って送出する所定時間後におけるL-INF2の滞留バッファ量(残データ量)を β とし、また各T-INF1から得た前述したデータ送出確率 P_ℓ (ℓ ; T-INF番号)の中で所定の制御閾値 P_{th} より小さいものを制御の対象外として、

$$\beta < \sum_{\ell} P_{\ell} \cdot D_{\ell}$$

[ℓ は $P_{\ell} \geq P_{th}$ を満たす全ての ℓ]

P_{ℓ} ; 制御閾値

D_{ℓ} : $T - I N F_{\ell}$ が発生するデータ量となるように、そのデータ送出確率が P_{th} 以上であって P_{ℓ} の小さいものから順にそのデータパケットの送出タイミングを遅延制御するものとなっている。尚、上記制御閾値 P_{th} は前記残バッファ量 β に応じて適応的に更新される。

かくしてこのような統計的な予測の下でデータパケット送出が抑制制御される本方式によれば、データ転送バス5を介するデータ伝送に対し、そのトラヒックのピークを滑らかにすることができ、そして $T - I N F_1$ および $L - I N F_2$ におけるバッファとして必要なデータ記憶容量をピーク値ではなく、データ伝送量の平均値に安全率 η を見込んだものとし、必要バッファ容量の低減を図ることが可能となる。

また複数の $T - I N F_{1a}, 1b, \sim 1n$ に対し、データパケットの生起確率に基づいたバスアクセスを行なわせることが可能となるので、そのバスアクセスの平等化を図ることが可能となる。

更には $T - I N F_{1a}, 1b, \sim 1n$ からデータ転送

バス5へのデータパケットの送出タイミングを個々に抑制制御し、調整することが可能となるので、結果的に $L - I N F_2$ のデータバッファにデータパケットを格納する以前にそのデータ量を調整することが可能となる。これ故、各データパケット毎にその送出タイミング制御を行なう必要がなくなるので、その制御手順の大幅な簡易化を図ることが可能となる。

そして従来装置に見られたような、データバッファにおけるオーバーフローの問題や、データバッファにおける多くの滞留データに起因する伝送遅延の問題を効果的に回避することが可能となる等の実用上多大なる効果が奏せられる。

尚、本発明は上述した実施例に限定されるものではない。例えばマルチメディア通信装置に実装される $T - I N F_1$ 等の数は、装置仕様に依りて定めれば良いものであり、データパケットの送出に関する情報の収集周期や各 $T - I N F$ におけるデータパケットの送出抑制のパラメータ等もその仕様に依りて定めれば良いものである。その他、

本発明はその要旨を逸脱しない範囲で種々変形して実施することができる。

[発明の効果]

以上説明したように本発明によれば、端末からのデータパケットの送出に関する情報を統計的に収集し、この収集情報に基づいて各 $T - I N F$ からのデータパケットの送出を統計的に予測する。そしてこの予測値に従い、且つ $L - I N F$ における滞留データ量に応じて各 $T - I N F$ からのデータパケットの送出を抑制制御するので、バッファにおけるデータのオーバーフローを未然に防ぎ、またバッファに滞留する多くのデータに起因する伝送遅延の問題を簡易に、且つ効果的に解消することができる等の実用上多大なる効果が奏せられる。

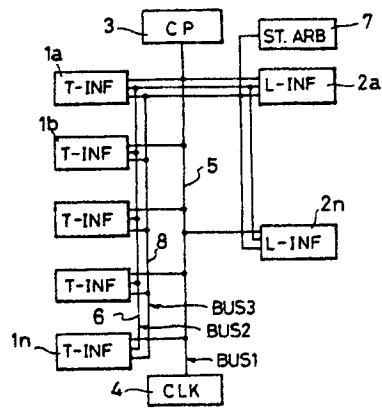
4. 図面の簡単な説明

第1図は本発明の一実施例に係るバスアクセス制御方式を組込んだマルチメディア通信装置の概略構成図、第2図は実施例装置における端末インターフェース・モジュール ($T - I N F$) の構

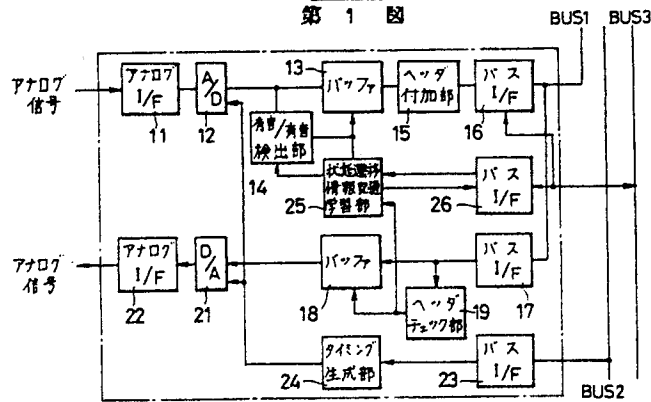
成例を示す図、第3図は第2図に示す $T - I N F$ における動作状態遷移を示す図、第4図は従来のマルチメディア通信装置の一般的な構成例を示す図である。

1, 1a, 1b, $\sim 1n$ …端末インターフェース・モジュール ($T - I N F$)、2, 2a, $\sim 2n$ …高速回線インターフェース・モジュール ($L - I N F$)、3…制御プロセッサ・モジュール (CP)、4…タイミング発生モジュール (CLK)、5…データ転送バス (BUS1)、6…伝送用クロックバス (BUS2)、7…統計的バス制御モジュール (STARB)、8…統計的バス制御用情報バス (BUS3)、14…有音/無音検出部、25…状態遷移情報記憶・学習部。

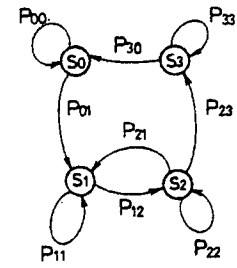
出願人代理人 弁理士 鈴江武彦



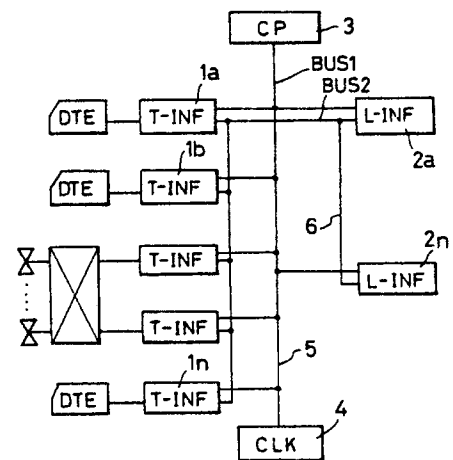
第 1 図



第 2 図



第 3 図



第 4 図